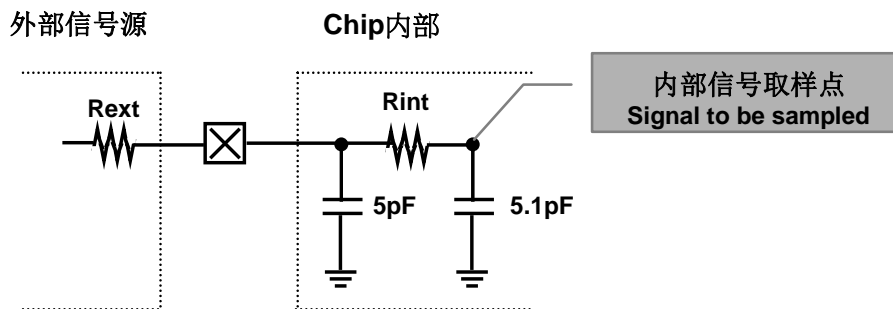


ADC 模拟信号源输出阻抗应用需知

适用范围：所有带 ADC 单片机

外部电路输出模拟信号给 ADC 测量时，必须注意阻抗匹配的问题，否则 ADC 可能无法达到预期精确度。外部电路输出阻抗必须与芯片的 ADC 脚位元输入阻抗匹配，才不会产生测量误差。待测信号必须在被取样（sample）之前，达到该有的精度。就待测信号是在 0V ~ 5V 变化的极端条件来说，以外部信号源对 Chip 内部充放电的等效电路，如下图所示。



可以用下列公式表示其输入信号的精确度：

$$1 - e^{-\frac{T}{RC}} = 1 - \Delta$$

Δ 为输入信号失真度

若以 10 bit 精确度而言， Δ 需小于 0.001 ($1/2^{10}$)；即待信号在被取样前，必须达到该有的 0.999 以上精确度。

$$e^{-\frac{T}{RC}} < 0.001$$

以取样周期为 2us 而言，信号源的最高周期也是 2us，信号源对于芯片内部充放电，必须在被取样前有足够的精确度。

$$-\frac{T}{RC} < -6.9$$

$$R < \frac{T}{6.9C}$$

芯片内部电容约 10pF，由于 ADC 对取样点充放电时间只有半个周期，所以 T 取为 1us。

$$\frac{1\mu}{6.9 \times 10^9} \sim 14.5\text{K} > R$$

这里

$R = R_{\text{ext}} + R_{\text{int}}$ 。 R_{ext} 是外部电路阻抗， R_{int} 是 Chip 内部阻抗。

∴ 当 ADC 取样周期为 2us，10-bit resolution 要求外部电路输入阻抗最好在 10kΩ 以内。

若 ADC 取样周期或精确度改变，则输出阻抗要求也不同。

$$R < \frac{T}{6.9C}, C \approx 10\text{PF}$$

■ 若取样频率为 1KHz 时，10-bit 的 resolution 要求，则信号源输出阻抗要求为：

$$R < \frac{0.5 \times 10^{-3}}{6.9 \times 10^{-11}}$$

$$R < 7.25\text{M}\Omega$$

■ 若取样频率为 100kHz，10-bit 的 resolution 要求，则信号源输出阻抗要求为：

$$R < 72.5\text{K}\Omega$$

请依实际应用需求，将取样周期和 resolution 要求代入公式，以计算信号源输出阻抗的参考值。

若在开发使用上有任何疑问，请就近洽询我们的代理商，或与我们：fae@padauk.com.tw 联系。